



16 通道 45 (mA) LED 屏幕恒流驱动器

特点

- 16通道恒流输出
- OE 响应速度 150nS
- 恒流范围值, 1-45mA
- 极为精确的电流输出值, 通道间最大误差:
 $< \pm 1.5\%$, 芯片间最大误差: $< \pm 3.0\%$
- 通过调节外部电阻, 可设定电流输出值
- 高达25MHz时钟频率
- 工作电压: 3.3V~5.5V
- 兼容性产品
- ESD>7000V

产品应用

- LED屏幕
- 广告、招牌
- LED护栏灯
- RGB 装饰灯

订购信息

型号	封装选项	包装数量
CYT5024A	SSOP24-0.635	2500
CYT5024B	SSOP24-1.0	2000
CYT5024C	QFN24-4*4	3000

版本修正信息

版本	修正时间
V1.0	2011-3

产品说明

CYT5024是专为LED显示面板设计的驱动IC, 它内建的CMOS移位寄存器、锁存器以及输出控制单元可以将串行输入的数字信号转换成模拟输出的恒定电流信号, 从而驱动LED器件发光。

CYT5024的输入电压范围为3.3V到5.5V, 提供16通道恒流输出, 通过调节系统电阻设置, 其恒定电流输出范围为1mA至45mA; 单颗CYT5024每个输出之间电流差异小于 $\pm 1.5\%$, 多颗CYT5024输出电流差异小于 $\pm 3\%$; 电流随输出端电压变化被控制在0.1%/V; 电流随电源电压和环境温度的变化被控制在1%。

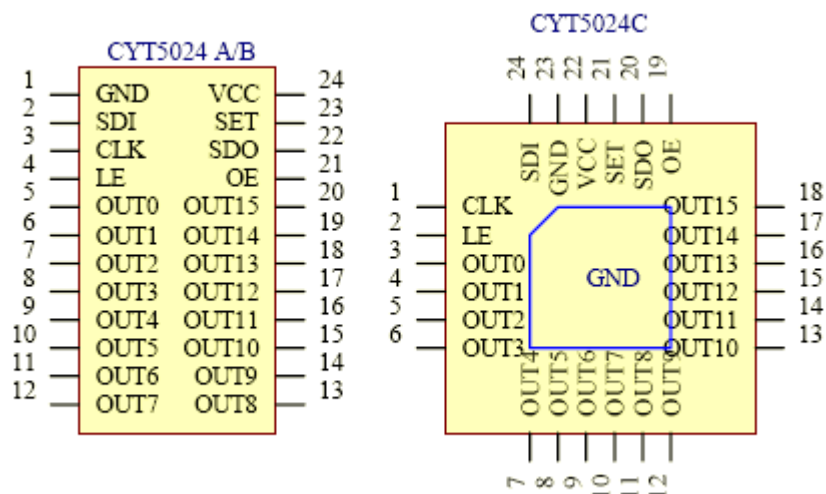
1. CLK 时钟信号: 提供给移位寄存器的移位脉冲, 每一个脉冲将引起数据移入或移出一位。数据口上的数据必须与时钟信号协调才能正常传送数据, 数据信号的频率必须是时钟信号的频率的1/2倍。当时钟信号有异常时, 会使整板显示杂乱无章。

2. STB 锁存信号: 将移位寄存器内的数据送到锁存器, 并将其数据内容通过驱动电路点亮LED显示出来。但由于驱动电路受EN使能信号控制, 其点亮的前提必须是使能为开启状态。锁存信号也须要与时钟信号协调才能显示出完整的图象。当锁存信号有异常时, 会使整板显示杂乱无章。

3. EN 使能信号: 整屏亮度控制信号, 也用于显示屏消隐。只要调整它的占空比就可以控制亮度的变化。当使能信号出现异常时, 整屏将会出现不亮、暗亮或拖尾等现象。

4. 数据信号: 提供显示图象所需要的数据。与时钟信号协调将数据传送到一个显示点。一般在显示屏中红绿蓝的数据信号分离开来, 若某数据信号短路到正极或负极时, 则对应的该颜色将会出现全亮或不亮, 当数据信号被悬空时对应的颜色显示情况不定。

引脚功能



名称	A/B管脚	C管脚	功能	名称	A/B管脚	C管脚	功能
GND	1	23	芯片电源负极	OUT8	13	11	恒流输出端口9
SDI	2	24	数据输入	OUT9	14	12	恒流输出端口10
CLK	3	1	时钟	OUT10	15	13	恒流输出端口11
LE	4	2	锁存	OUT11	16	14	恒流输出端口12
OUT0	5	3	恒流输出端口1	OUT12	17	15	恒流输出端口13
OUT1	6	4	恒流输出端口2	OUT13	18	16	恒流输出端口14
OUT2	7	5	恒流输出端口3	OUT14	19	17	恒流输出端口15
OUT3	8	6	恒流输出端口4	OUT15	20	18	恒流输出端口16
OUT4	9	7	恒流输出端口5	OE	21	19	使能
OUT5	10	8	恒流输出端口6	SDO	22	20	数据输出
OUT6	11	9	恒流输出端口7	SET	23	21	电流设置
OUT7	12	10	恒流输出端口8	VCC	24	22	芯片正极电源

最大使用范围

特性	代表符号	最大工作范围	单位
电源电压	VDD	0 -10.0	V
输入端电压	VIN	-0.4-VDD+0.4	V
输出端电流	IOUT	+60	mA
输出端耐受电压	VDS	-0.5 ~ +17.0	V
时钟频率	FCLK	25	MHz
接地端电流	IGND	960	mA



消耗功率(环境温度25° C 时)	C	PD	3.0	W
	B		2.1	
	A		1.7	
热阻值(环境温度25° C 时)	C	Rth(j-a)	40.6	° C/W
	B		60	
	A		72	
IC 工作时的环境温度		Topr	-40~+85	° C
IC 储存时的环境温度		Tstg	-55~+150	° C

超出最大绝对额定值表所列的，强调可能会造成永久性损坏器件。在这些电压范围或超出推荐工作条件下，器件的功能操作可能是正常的，不会暗示。长时间工作在极限参数条件下可能会影响器件的可靠性。

建议使用值

特性	代表符号	量测条件	最小值	典型值	最大值	单位
电源电压	VDD	-	3.2	5.0	5.5	V
输出端耐受电压	VDS	OUT0 - OUT15	-	-	22.0	V
输出端电流	IOUT	参考直流特性的测试电路	1	-	45	mA
	IOH	SD0	-	-	-1.0	mA
	IOL	SD0	-	-	1.0	mA
输入端电压	VIH	CLK、OE、LE、SDI	0.7×VDD	-	VDD	V
	VIL	CLK、OE、LE、SDI	GND	-	0.3×VDD	V
LE 的脉波宽度	tw(L)	一般模式VDD=3.3-5V	20	-	-	ns
OE 的脉波宽度	tw(OE)		130	-	-	ns
CLK的脉波宽度	tw(CLK)		20	-	-	ns
SDI的Setup Time	tsu(D)		5	-	-	ns
SDI的Hold Time	th(D)	电流调整模式VDD=3.3-5V	10	-	-	ns
LE 的Setup Time	tsu(L)		15	-	-	ns
LE 的Hold Time	th(L)		15	-	-	ns
CLK的脉波宽度	tw(CLK)		20	-	-	ns
LE 的Setup Time	Tsu	串接操作时	5	-	-	ns
LE 的Hold Time	Th		10	-	-	ns
OE 的Setup Time	Tsu		5	-	-	ns
OE 的Hold Time	Th		10	-	-	ns
时钟讯号频率	FCLK		-	-	25.0	MHz



直流特性

特性		代表符号	量测条件	最小值	一般值	最大值	单位
电源电压		VDD	-	4.5	5.0	5.5	V
输出端耐受电压		VDS	OUT0 - OUT15	-	-	22.0	V
输出端电流		IOUT	参考直流特性的测试电路	1	-	45	mA
		IOH	SDO	-	-	-1.0	mA
		IOL	SDO	-	-	1.0	mA
输入端电压	高电位位准	VIH	Ta = -40-85°C	0.7×VDD	-	VDD	V
	低电位位准	VIL	Ta = -40-85°C	GND	-	0.3×VDD	V
输出端漏电流		IOH	VOH =17.0V	-	-	0.05	μA
输出端电压	SDO	VOL	IOL = +1.0mA	-	-	0.3	V
		VOH	IOH = -1.0mA	4.7	-	-	V
输出电流1		IOUT1	VDS=1.0V Set = 900 Ω	-	20.5	-	mA
输出电流2		IOUT2	VDS=1.0V Set = 900 Ω	-	-	±2	%
电流偏移量		dIOUT2	VDS=1.0V Set = 900 Ω	-	±1.5	±5	%
电流偏移量 vs. 输出电压		%/dVDS	输出电压 = 1.0 - 3.0V	-	±0.1	-	% / V
电流偏移量 vs. 电源电压		%/dVDD	电源电压 = 4.5 - 5.5V	-	±1	-	% / V
Pull-up电阻		RIN(up)	OE	-	500	-	KΩ
Pull-down 电阻		RIN(down)	LE	-	500	-	KΩ
电压源输出电流	“OFF”	IDD(off) 1	Set =未接, OUT0 - OUT15 = Off	-	2	3	mA
		IDD(off) 2	Set =750 Ω, OUT0 - OUT15 = Off	-	5	7	
		IDD(off) 3	Set =390 Ω, OUT0 - OUT15 = Off	-	6.8	7.5	
	“ON”	IDD(on) 1	Set =750 Ω, OUT0 - OUT15 = On	-	7	10	
		IDD(on) 2	Set =390 Ω, OUT0 - OUT15 = On	-	7	10	

动态特性

测试项目	符号	测试条件	最小值	典型值	最大值	单位	
延迟时间 (低电位到高电位)	CLK - OUTn	tpLH1	-	80	100	ns	
	LE - OUTn	tpLH2	VDD=5.0 V	80	100	ns	
	OE - OUTn	tpLH3	VDS=0.8 V	-	80	100	ns
	CLK - SDO	tpLH	VIH=VDD	15	20	40	ns
延迟时间 (高电位到低电位)	CLK - OUTn	tpHL1	VIL=GND	80	100	ns	
	LE - OUTn	tpHL2	Set =900 Ω	80	100	ns	
	OE - OUTn	tpHL3	VL=4.0 V	-	80	100	ns
	CLK - SDO	tpHL	RL=150 Ω	15	20	-	ns



脉波宽度	CLK	tw(CLK)	CL=10 pF	20	-	-	ns
	LE	tw(L)		20	-	-	ns
	OE	tw(OE)		180	-	-	ns
LE 的Hold Time		th(L)		5	-	-	ns
LE 的Setup Time		tsu(L)		5	-	-	ns
CLK讯号的最大爬升时间		tr **		-	-	500	ns
CLK讯号的最大下降时间		tf**		-	-	500	ns
电流输出埠的电位爬升时间		tor		-	80	210	ns
电流输出埠的电位下降时间		tof	-	80	70	ns	

真值表

CLK	LE	OE	SDI	OUT0 ... OUT7 ... OUT15	SDO
	H	L	Dn	Dn ... Dn -7 ... Dn -15	Dn-15
	L	L	Dn+1	不变	Dn-14
	H	L	Dn+2	Dn + 2 ... Dn -5 ... Dn -13	Dn-13
	X	L	Dn+3	Dn + 2 ... Dn -5 ... Dn -13	Dn-13
	X	H	Dn+3	使LED不亮	Dn-13

可靠性测试

NO:	项目	测试条件	先决条件	测试时间	备注	S/S	Acc/Rej
1	IR Reflow	240+0/-5° C 3 Cycle	No	See As below (A)	_Pre-test & _Post Test	22	0/1
2	预处理模拟测试 Pre-Condition Test	60°C/ 60%; 40 Hrs (加速版)	Yes	See As below (B)	See As below (A)	220	0/1
3	温度循环 (TCT) Temp. Cycle	-65° C ~ 150° C 15min - 15min	Yes	200 /500/1000 Cycles	- Function test -Whisker check by	55	0/1
4	高压蒸煮(PCT) Pressure Cook	121° C/100%RH , 2atm	Yes	168 / 336 hours	- Function test	55	0/1
5	恒温恒湿(THT) Temperature Humidity Test	85° C / 85% RH	Yes	500 / 1000 hours	- Whisker check by	55	0/1
6	高温储存(HTS) High Temp Storage	Ta=150° C	Yes	500 / 1000 hours	- Function test	55	0/1
7	焊锡可焊性Solder ability Test	245±5° C	No	5±0.5 sec	_Function test Solder	30	0/1

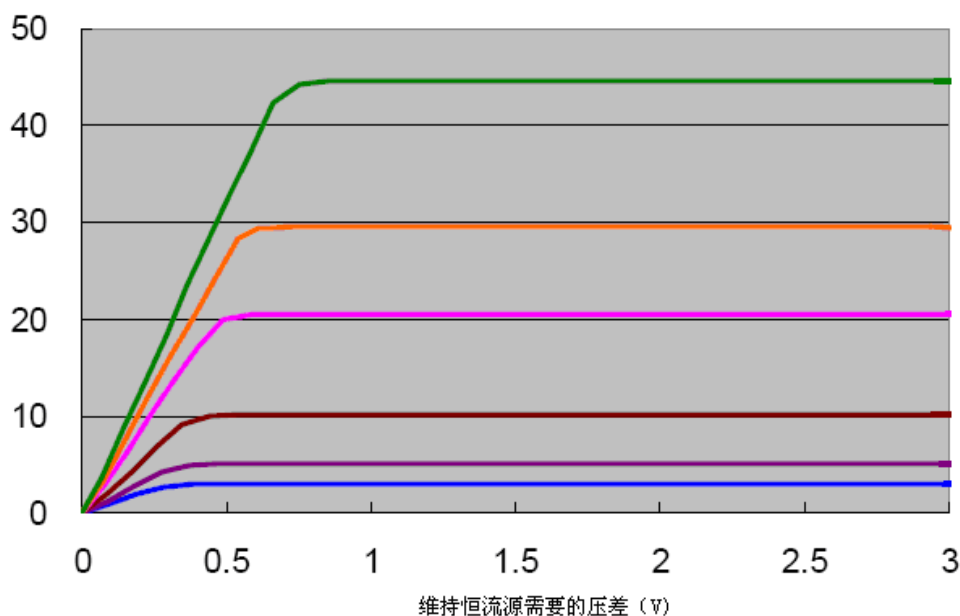


					Visual		
8	焊锡耐热性 (SHT) Solder-Heat Test	260±5° C 390+5/-0° C	No	10±0.5 sec 4.5±0.5 sec	- Function test	30	0/1

恒流

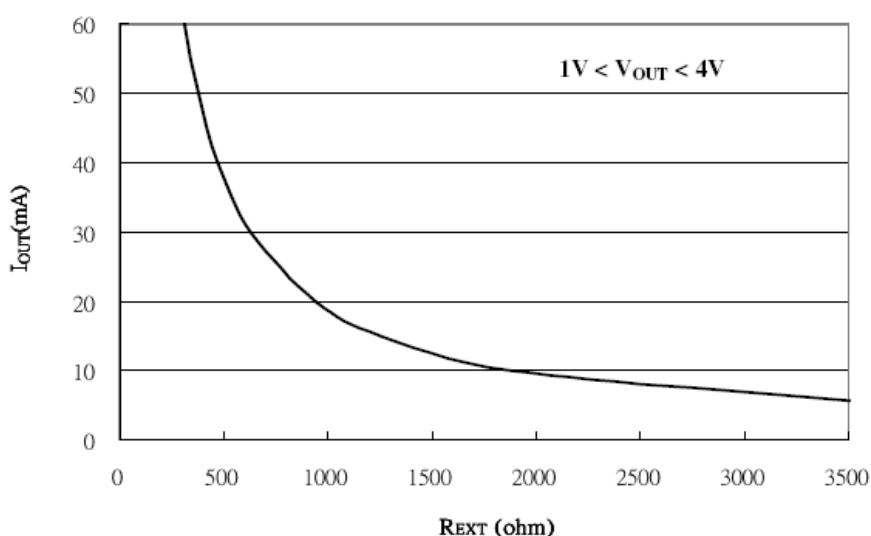
- 1) 最佳的恒流在 IC 上的压差是 0.6-1V;
- 2) 通道间的一般电流差异小于±1.5%，而芯片间的一般电流差异小于±3%;
- 3) 受 VCC 电压变化影响±1%/V;
- 4) 负载端电压影响的电流输出特性，维持在±0.1%/V。

输出电流 (mA)





调整输出电流



套用下面公式可以计算输出电流值：

$$\frac{620}{R} \times 30 \times \pm 3\% = I_{out}$$

620是一个常数，R代表实际电阻值，30是一个常数，±3%芯片恒流误差。假定设计电流是20mA，即：

$$R = \frac{620}{20\text{mA}} \times 30 \times \pm 3\% = 930 \Omega \approx 910 \Omega$$

大概电流在 20mA 左右，公式计算误差电流维持在±3%以内。严谨的电路设计需要精确测量，经确认后的电流，保持±1%电阻值误差，批量中电流精度维持在±3%以内。

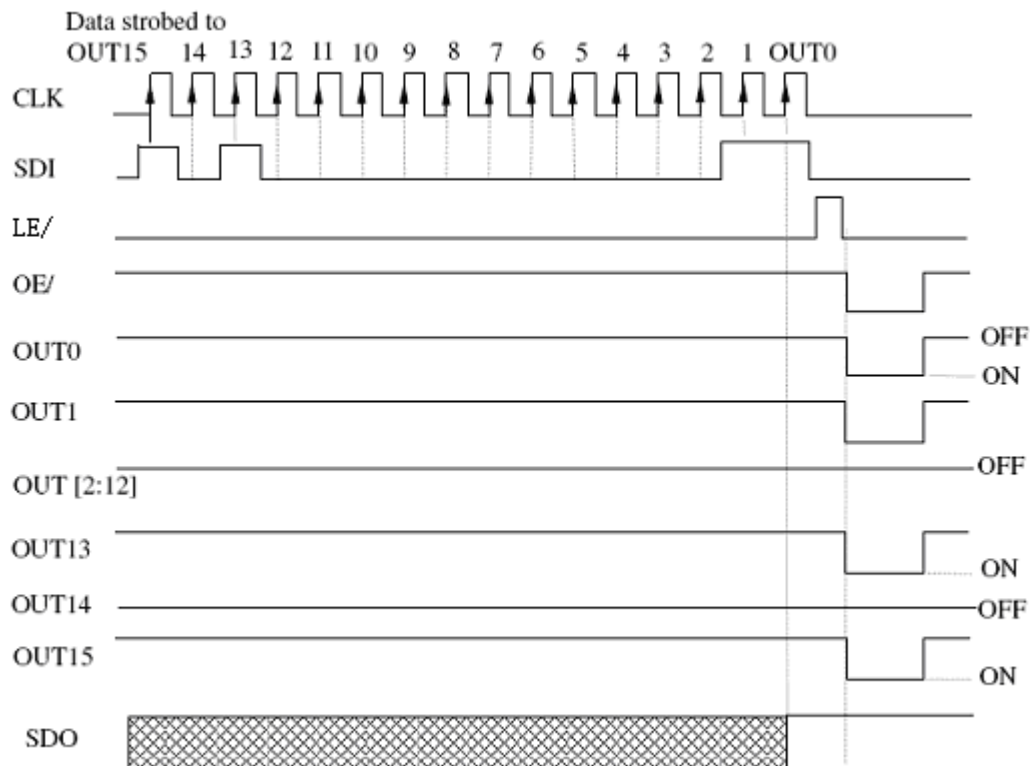
时序

CYT5024 内部是 16 位移位寄存器，多颗 CYT5024 串行数据移位，每个时钟周期 CLK 移送 1 位数据 SDI，串行数据输入驱动器开/关控制。施密特缓冲输入。当其中数据“1”被写入到 SDI 的开关控制移位寄存器/时 CLK 的上升沿。

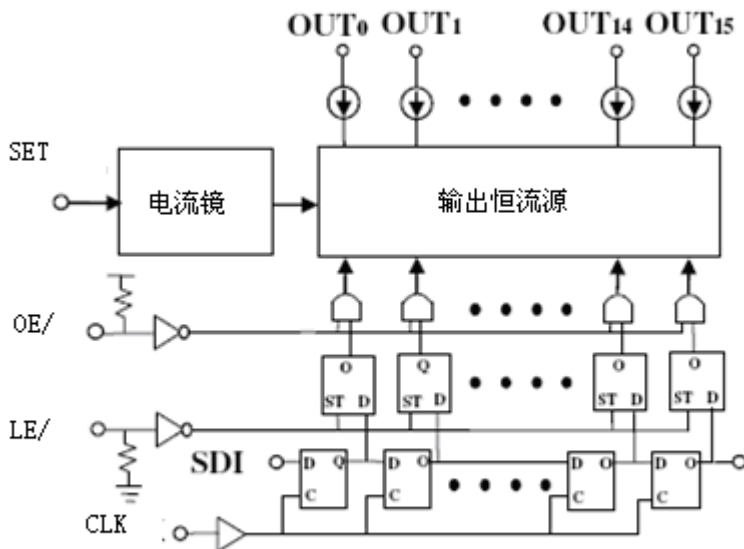
CLK 串行数据移位时钟。施密特缓冲输入。所有的数据/关控制的转变移位是由 1 位的最高位同步的 CLK 的上升沿，单路数据移位到 SD 在同一时间。CLK 的上升沿输入获准后，持续 100ns 的上升沿。

LE 边沿触发锁存器。施密特缓冲输入。当前对应移位寄存器中数据，在此上升沿数据被锁存。

OE 所有输出空白。施密特缓冲输入。当 OE 是低电平时，所有恒流输出（OUT0~15）被执行。当 OE=1，所有恒流输出控制的开关在数据控制数据/锁存状态。OE 决定执行数据长度时间。



方框图



应用信息

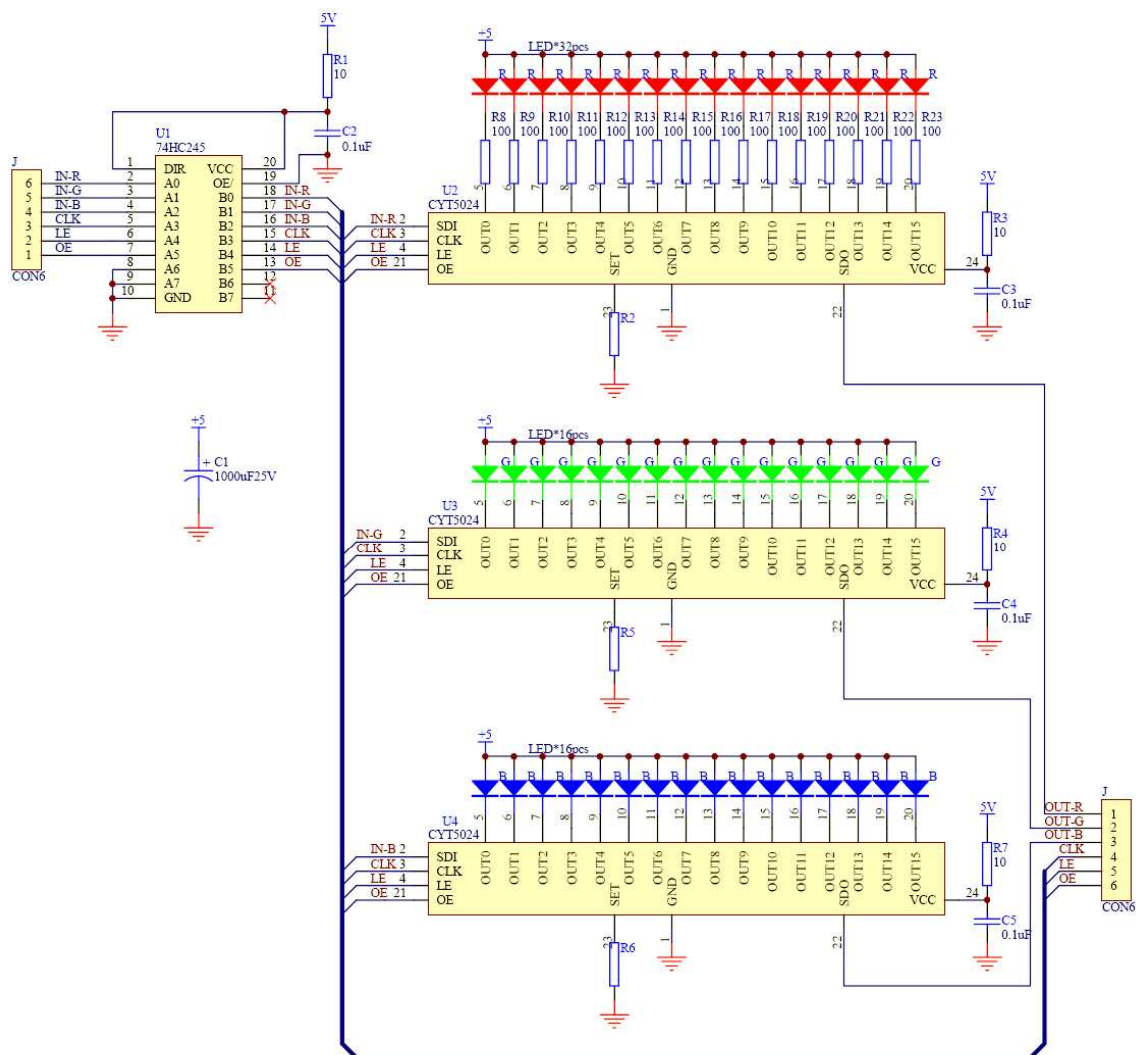
CYT5024 是兼容性 16 位恒流器件，在串行 16 位数据设计中，采用多片级联方式，CLK、LE、OE 是并行传送结构，在数据传递中需要增加 74HC245 来提高驱动能力，一般建议 3-6 片 CYT5024 设置 1 片 74HC245。

SD 数据是串行传递方式，按照设计设计可以采用经过 74HC245，也可以不经过 74HC245，因为数据串行传送有足够的驱动能力。

CYT5024 是 16 个恒流输出电流整体设置电流值，为了更好的达到白平衡效果，单片 CYT5024 单独驱动单一颜色，3 片 CYT5024 组合 16 个 3 基色像素，搭配 CYT 点彩® 控制器可以完成视频讯号传送需要。

在 VCC 供电中，建议串接 10Ω 电阻，视频播放中电压 V^{f-f} 较高，VCC 耐压并没 OUT 驱动脚那么高，电阻的存在有效的降低波峰值损坏概率，同时提升 VCC 电源滤波效果。

SET 电阻选择 1%精密电阻，两端贴近 23 与 1 引脚之间，减少 PCB 电阻，会提升电路设计恒流误差。其它器件选择没有特殊要求。



周边器件选择

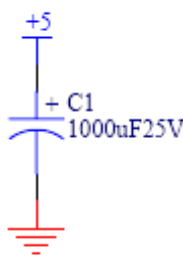
在屏幕设计大约在 3-6 片 CYT5024 分布的 PCB 范围内，设置 1000µF 左右容量电容器，在选择滤波电容时，应用采用低 ESR (等效串联电阻) 电容器，以最大限度的减小输出波纹，这是与其它电介质相比，这些材



料能在较宽的电压和温度范围内维持其容量不变。

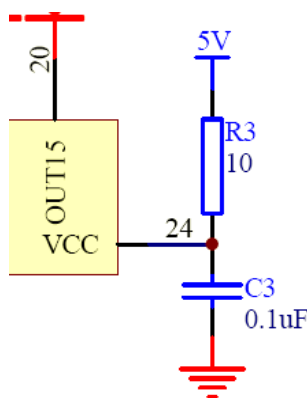
在电源和地之间连接着去耦电容，它有三个方面的作用：一是作为本集成电路的蓄能电容；二是滤除该器件产生的高频噪声，切断其通过供电回路进行传播的通路；三是防止电源携带的噪声对电路构成干扰。

对于设计 LED 点彩产品，灯点内部增设滤波电容非常重要，主要在于越是色彩的变化丰富供电波动更会增加，滤波电容在这里显得比设计在任何产品中都要重要。对于大多数高的电流设计，推荐采用一个 470 至 1000uF 容值。这里设计不能没有这颗电容。



见下图，通常我们设计线路时，会在 IC 输入设计去耦电容：一方面是本集成电路的蓄能电容，另一方面旁路掉该器件的高频噪声。数字电路中典型的去耦电容值是 0.1uF。这个电容的分布电感的典型值是 5uH，0.1uF 的去耦电容有 5uH 的分布电感，它的并行共振频率大约在 7MHz 左右，对于 10MHz 以下的噪声有较好的去耦效果。去耦电容的选用并不严格，可按 $C=1/F$ ，即 10MHz 取 0.1uF。

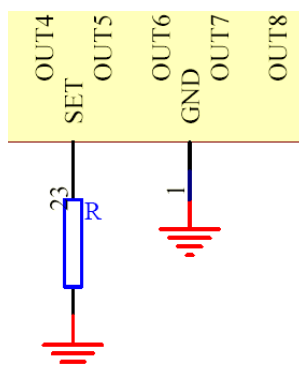
对于大多数高的电路设计，在输入采用一个 0.01 至 0.1uF 电容就足够了。这里设计不能没有这颗电容。



在 VCC 电源供电中建议串接一只 10Ω 电阻，LED 屏幕工作时内容波动比较大，会超过 10V 以上。建议 VCC 还是需要电阻减少冲击，主要是减小电压波动带来的波峰，特别是 LED 显示， V^{p-p} 会高出数倍。IC 电源输入端也是最易受到冲击地方，电阻的存在同时也会提高电容滤波效果，这里也可以考虑增加一颗 4.7uF 的电容提高电压的稳定性。

在设计产品时需要确定输出电流值，CYT5024 第 23 管脚是为方便设置电流而设计，外设电阻选择按前章节公式计算，也可以按下表选取，参考设计 910Ω 大概在 20mA 电流值。PCB 板级设计电阻要紧贴 IC

管脚 23 与 1 之间，减小这两个管脚 PCB 板级电阻会提高参考恒流精度。



电阻/Ω						910				
电流/mA						20				

实测设置电阻与电流对照表

典型应用

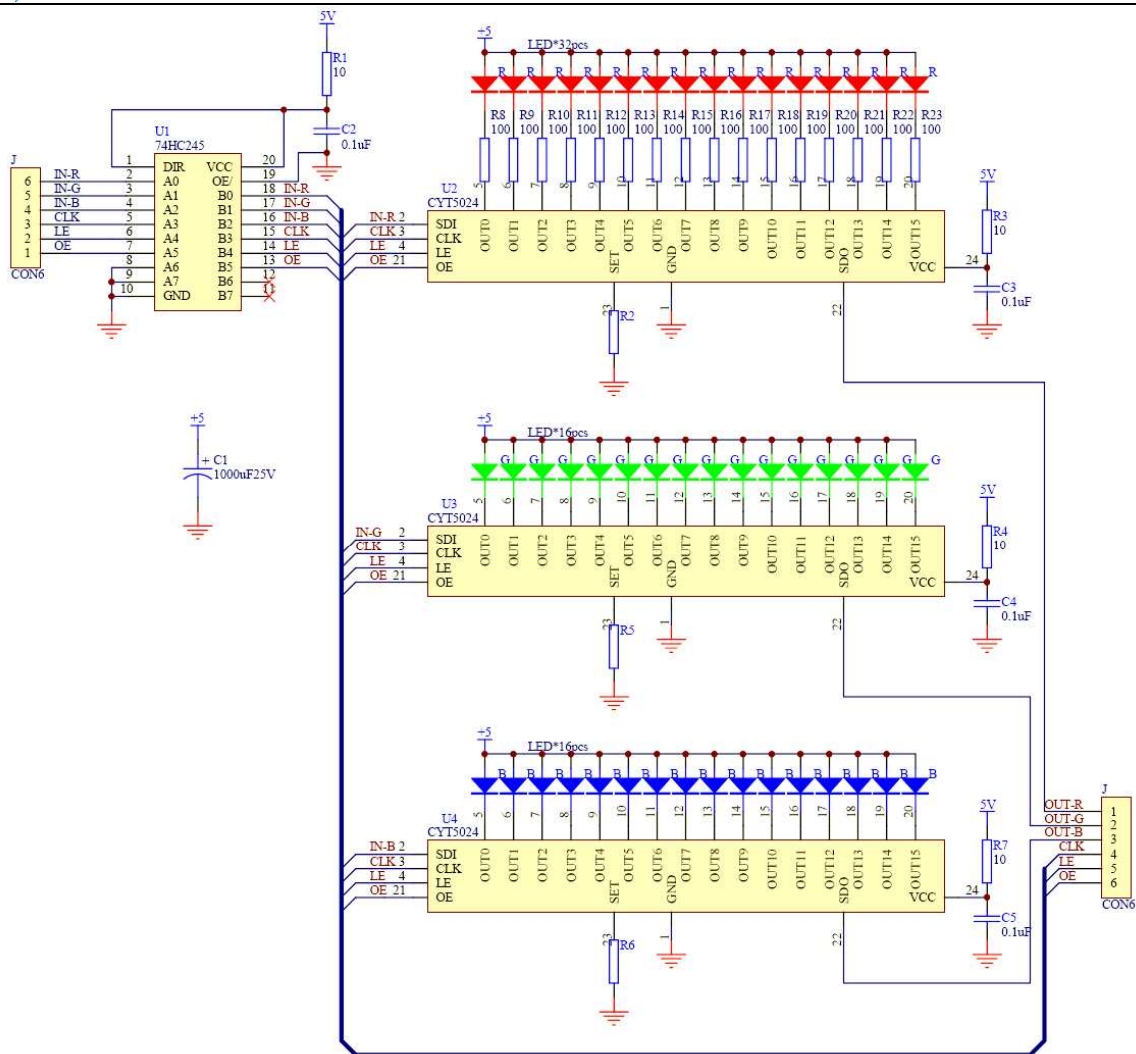
1. 静态 LED 显示屏基本设计线路参考

静态驱动方式是有利于 LED 寿命的设计，随着驱动 IC 成本不断降低，越来越多的采用静态设计方式，静态是针对扫描屏设计方式而言的，CYT5024 输出端口只单独连接 1 颗或 1 串 LED，数据传送针对单个像素点驱动，IC 使用数量最多的一种设计。静态设计比较能发挥 LED 性能，驱动电流值是 LED 正常工作值，有利于 LED 最佳使用寿命。

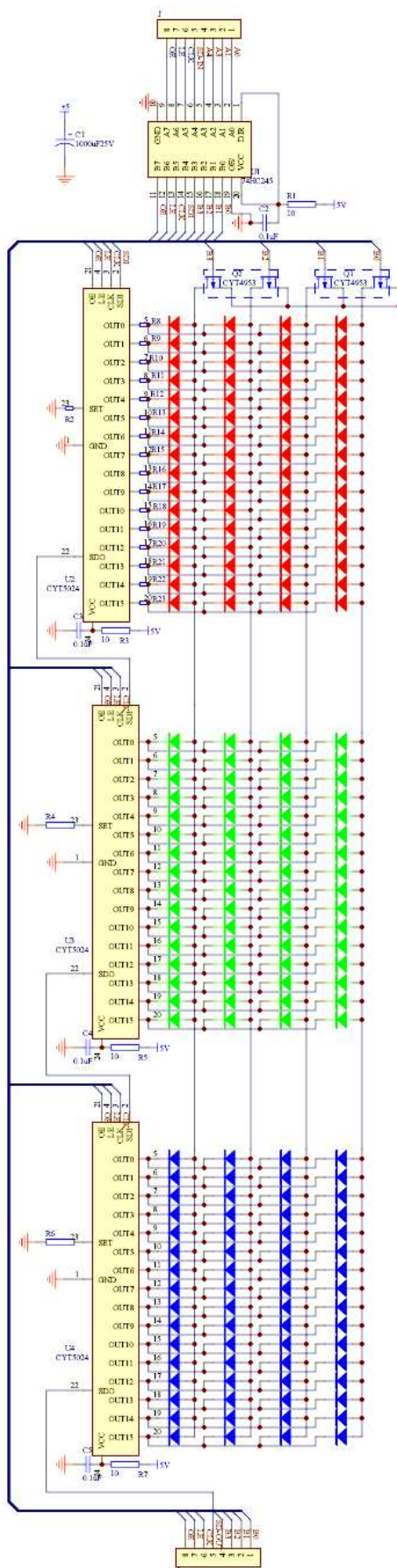
在静态屏幕设计中，多片 CYT5024 级联方式，CLK、LE、OE 是并行传送结构，在数据传递中需要增加 74HC245 来提高驱动能力，一般建议 3-6 片 CYT5024 设置 1 片 74HC245。SD 数据是串行传递方式，按照设计设计可以采用经过 74HC245，也可以不经过 74HC245，因为数据串行传送有足够的驱动能力。

红色 LED 正向电压较低，可以同时驱动 2 颗 LED，串接方式连接。单一像素为 2R'1B'1G，按照虚拟像素排列方式。

1R 单颗红色 LED 设计也是合适的，因 CYT5024 是线性恒流，这样设计承受的功耗较大，需要注意芯片散热。最好的设计方式是，在输出端口串接电阻分摊功耗，这里是指红色 LED 设计，蓝、绿色不用考虑，5V 供电方式蓝、绿色最佳方式是驱动 1B'1G。



编号	型号	名称	参数	数量	品牌/备注
1	U2, U3, U4	集成电路	CYT5024B-SSOP24-1mm	3	CYT
2	U1	集成电路	74HC245D	1	NXP
3	C1	电解电容	1000uF 25V ±20%+80%	1	
4	C2, C3, C4, C5	陶瓷电容	0.1uF 25V ±10% X7R 0805	4	
5	R1, R3, R4, R7	电阻	10Ω ±1% 1/8W MF 0805	4	
6	R2, R5, R6	电阻	- Ω ±1% 1/8W MF 0805	3	
7	R、G、B	发光二极管	-	-	-



2. 1/4扫描应用参考设计

1/4扫描设计方式也是LED屏幕采用较多的设计方式之一。主要是不需要太高LED亮度的产品设计，比如室内屏；不需要太高灰阶等级的屏幕，比如多用于数字图形显示的地方。

1/4扫描设计数据、时钟、锁存、使能传送方式和静态设计是一样的，为了提高刷新率，传送数据量会增加数倍。

1/4扫描需要增加B0-B3扫描选通线，在每帧单位时间内，B0-B3会按次序选通一次，在单位时间1S时间内B0-B3分别占用(1/4)S时间。

每当B0-B3被选通，其中被选通点亮的LED数据被移到该像素，并锁存和使能(执行显示)。

CYT5024的16个端口驱动其中B0-B3选通线中共4颗LED，相对应4个单一颜色像素点，IC驱动电流是4颗LED电流的总和。

CYT5024的16个端口电流是统一设定的，为了保持白平衡R' G' B分别采用3颗CYT5024设计。选通讯号是由控制器送出的，驱动PMOS打开和关闭B0-B3选通线，PMOS驱动能力与选通线B0-B3连接LED数量有关系，是整个选通线上LED电流总和，通常选择4953，但是要注意实际驱动能力。

在1/4扫描设计中，CYT5024是多片级联方式，CLK、LE、OE是并行传送结构，在数据传递中需要增加74HC245来提高驱动能力，一般建议3-6片CYT5024设置1片74HC245。SD数据是串行传递方式，按照设计设计可以采用经过74HC245，也可以不经过74HC245，因为数据串行传递有足够的驱动能力。

在1/4扫描设计中，一般驱动电流较大，单颗红色LED时，需要串接电阻分压，分担芯片热量。最好的办法是两颗红色LED串接，提高亮度降低驱动电流，但是需要和设计面板显示结构相结合。



编号	型号	名称	参数	数量	品牌/备注
1	U2, U3, U4	集成电路	CYT5024B-SSOP24-1mm	3	CYT
2	U1	集成电路	74HC245D	1	NXP
3	C1	电解电容	1000uF 25V ±20%+80%	1	-
4	C2, C3, C4, C5	陶瓷电容	0.1uF 25V ±10% X7R 0805	4	-
5	R1, R3, R5, R7	电阻	10Ω ±1% 1/8W MF 0805	4	-
6	R2, R4, R6	电阻	- Ω ±1% 1/8W MF 0805	3	-
7	R8-R23	电阻	47Ω ±1% 1/8W MF 0805	16	-
8	Q1, Q2	P-MOS	CYT4953 SOP8	2	CYT
9	R、G、B	发光二极管	-	-	-

3. 1/8 扫描单双色屏幕参考设计

1/8扫描设计主要是设计应用在不需要太高灰阶等级的单双色屏幕，比如多用于数字图形显示，车站、码头、银行汇率牌，条形字符屏幕。1/8扫描相对于静态显示CYT5024使用量减少了8倍，降低设计成本是采用扫描设计方式的主要原因。

1/8扫描设计数据、时钟、锁存、使能传送方式是和静态设计是一样的，为了提高刷新率，传送数据量会增加数倍。显示灰阶度降低可以降低数据传送量，这能是采用扫描方式设计的原因之一。

1/8扫描需要增加A0-A2扫描选通线，A0-A2译码讯号是控制器送出的，在1/8扫描要增加74HC138译码，74HC138是3/8译码器，在每帧单位时间内，B0-B7会按次序选通一次，在单位时间1S钟内B0-B7分别占用(1/8) S时间。

每当B0-B7被选通，其中被选通点亮的LED数据被移位到该像素，并锁存和使能（执行显示）。

CYT5024的16个端口驱动其中B0-B7选通线中共8颗LED，相对应8个单一颜色像素点，IC驱动电流是8颗LED电流的总和。

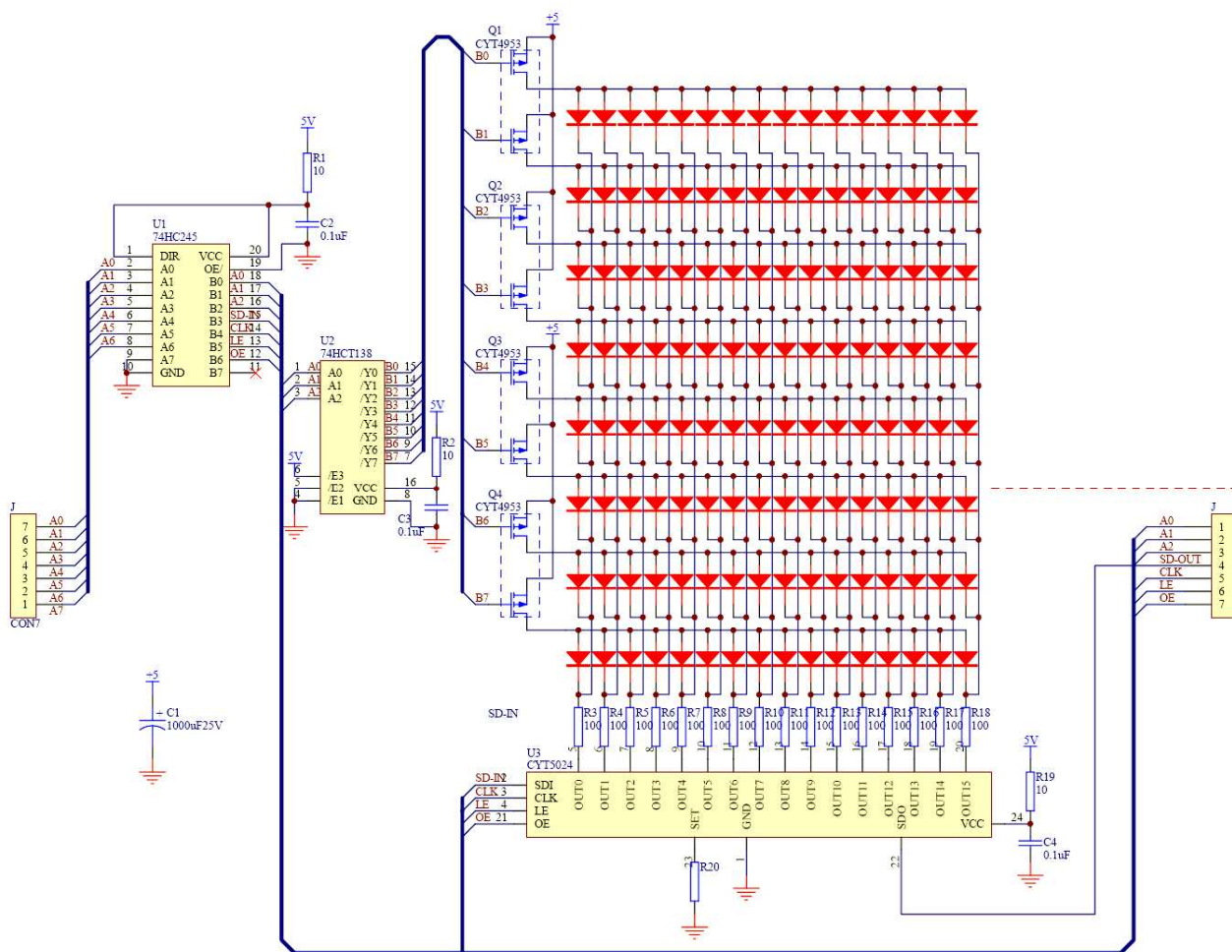
74HC138选通讯号驱动PMOS打开和关闭B0-B7选通线，PMOS驱动能力与选通线B0-B7连接LED数量有关系，是整个选通线上LED电流总和，通常选择4953，但是要注意实际驱动能力。原理图限于篇幅后面被省略，B0-B7选通线还可以向后级延伸。

在1/8扫描设计中，CYT5024是多片级联方式，CLK、LE、OE是并行传送结构，在数据传递中需要增加74HC245来提高驱动能力，一般建议3-6片CYT5024设置1片74HC245，原理图限于篇幅后面被省略，CYT5024级联数量还可以向后级延伸设计。SD数据是串行传递方式，有足够的驱动能力，现有的屏幕设计多是经过74HC245，也可以不经过74HC245，这样可以减少SD数据延时时间。

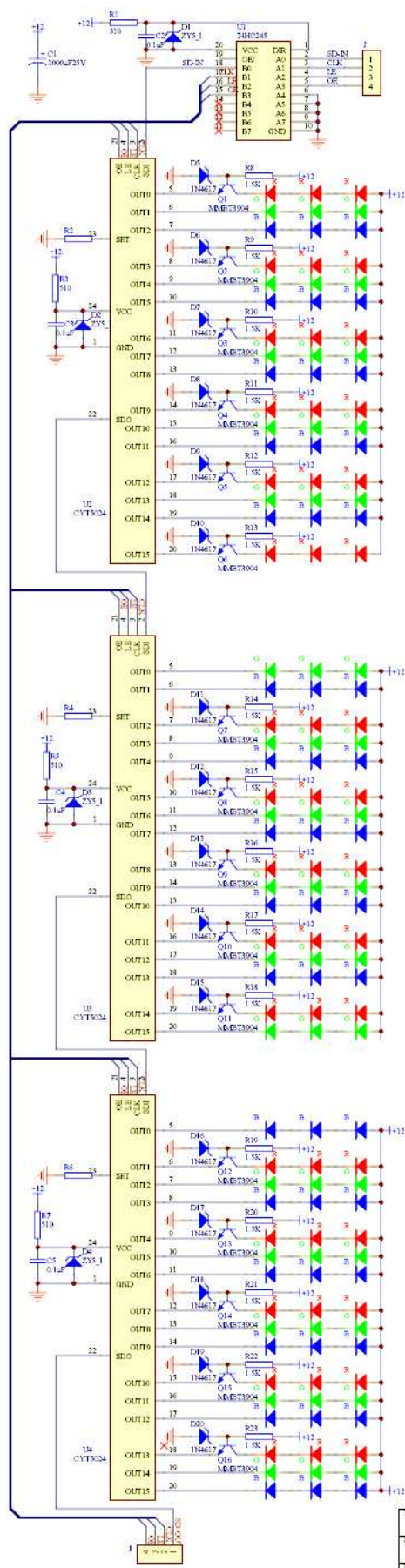
因1/8扫描总的驱动电流较大，在5V电源设计情况下，红色LED正向电压较低，需要增加电阻分担CYT5024功耗。若同时串接2颗红色LED就不需要设置电阻。蓝、绿色也不需要增加电阻。其它设计方式请注意



功耗问题，因实际情况而定。



编号	型号	名称	参数	数量	品牌/备注
1	U3	集成电路	CYT5024B-SSOP24-1mm	1	CYT
2	U1	集成电路	74HC245	1	NXP
3	U2	集成电路	74HC138	1	NXP
4	C1	电解电容	1000uF 25V ±20%+80%	1	
5	C2, C3, C4	陶瓷电容	0.1uF 25V ±10% X7R 0805	4	
6	R1, R2, R19	电阻	10 Ω ±1% 1/8W MF 0805	4	
7	R20	电阻	- Ω ±1% 1/8W MF 0805	3	
8	R3-R18	电阻	100 Ω ±1% 1/8W MF 0805	16	
9	Q1-Q4	P-MOS	CYT4953 SOP8	4	
10	R、G、B	发光二极管	-	-	-



4. 护栏灯参考设计

护栏管灯是户外轮廓装饰灯具的一种。数据传送格式与静态屏幕一样，不同的地方是输出驱动多颗 LED。

LED 护栏管灯大多采用 12-15V 电源供电，每个端口驱动 3 颗 LED，每米护栏灯采用 3 片 CYT5024，也可以设计 1/3 或 2/3 米段。

VCC 供电采用电阻降压，稳压二极管稳压获得，也可以采用其它方式设计，比如 78M05 三端稳压器。

红色 LED 正向电压较低，落在 IC 上功耗较大，建议采用三极管钳位。

在线路中采用 MMBT3904 组成电压钳位线路，当然也可以选择其它型号的三极管，三极管的选择不会太严格，要求 $\beta > 100$ 以上即可，这样 b 极提供很少的电流就可以正常工作，恒流误差也会很小。我们都知道三极管工作时，电流 $e \approx c$ ，e 极是 b 和 c 极电流总和， β 值越大需要建立钳位驱动三极管的电流越小，e 和 c 之间的电流误差也越小。

B 极采用 1N4617 稳压在 2.4V 左右，如果线路可以提供稳定的供电电压，这里也可以电阻分压获取，当电源电压在 12-48V 不确定时候，或者不能保证电压稳定的时候，建议采用稳压二极管钳位。稳压二极管允许有一定的误差范围。三极管 b 极被限定在 2.4V 左右，我们知道 e 极电压是 b 减去结电压，落在 CYT5024 上面大约在 1.0-1.5V 之间。CYT5024 驱动接口输出电流增加时会拉低电平，进而打开三极管，反之 CYT5024 输出关闭，三极管也关闭，所有的高电压都会承受在三极管上面。

在这里需要注意的是三极管，最大承受的功率不要大于自身最大耗散功率。贴片后可以增加铜箔散热，铜箔为了更好的散热可以将绿油层部分打开。



最大承受功率可以按下面公式计算：

$$P_{CM} = I_C \times (V_{CC} - 1.5 - V_F \times n)$$

式中：n 是实际 LED 数量；Vf 是 LED 正向电压；1.5 是正常的 IC 维持工作电压；Vcc 是实际设计产品电压；Ic 是输出驱动电流值，Pcm 值就是我们需要计算的作为选择三极管的最大耗散功率。当电源电压高出 17V 很多时，建议在 VCC 端增加一个稳压管。

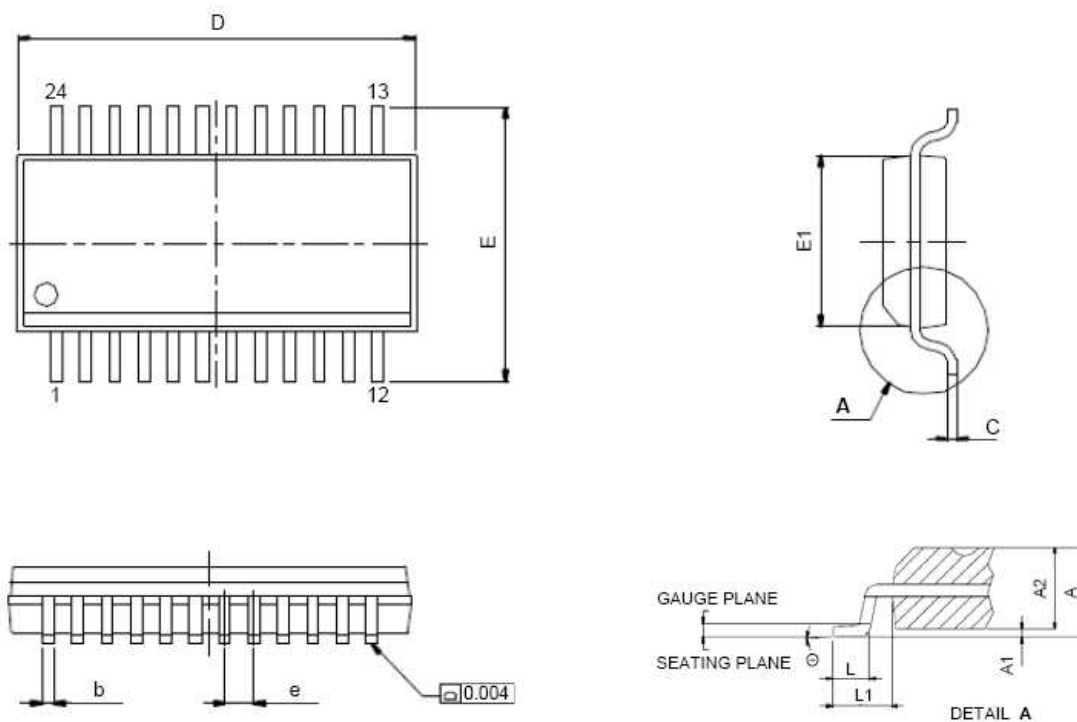
编号	型号	名称	参数	数量	品牌/备注
1	U2, U3, U4	集成电路	CYT5024B-SSOP24-1mm	3	CYT
2	U1	集成电路	74HC245D	1	NXP
3	C1	电解电容	1000uF 25V ±20%+80%	1	
4	C2, C3, C4	陶瓷电容	0.1uF 25V ±10% X7R 0805	3	
5	R1, R3, R5, R7	电阻	10Ω ±1% 1/8W MF 0805	4	
6	R2, R4, R6	电阻	- Ω ±1% 1/8W MF 0805	3	
7	Q1-Q16	三极管	MMBT3904 SOT23	16	ST
8	D1-D4	稳压二极管	ZY-5.1 5.5V DO-213AA	4	
9	D5-D20	稳压二极管	IN4617UR 2.4V DO-213AA	16	-
10	R、G、B	发光二极管	-	-	-

PCB 设计

当散热条件超出所选用IC封装允许的范围时，需要设计外加散热器。超出的热量不多，可以在设计PCB时加宽管脚铜箔，延伸散热，IC的管脚散热是有效的，贴片后靠铜箔散热，铜箔为了更好的散热可以将绿油层开掉，有效的过孔将热量传导到PCB背面散热，在散热量较大时，可以与PCB结合贴装到产品外壳上面，会有很好的散热效果。

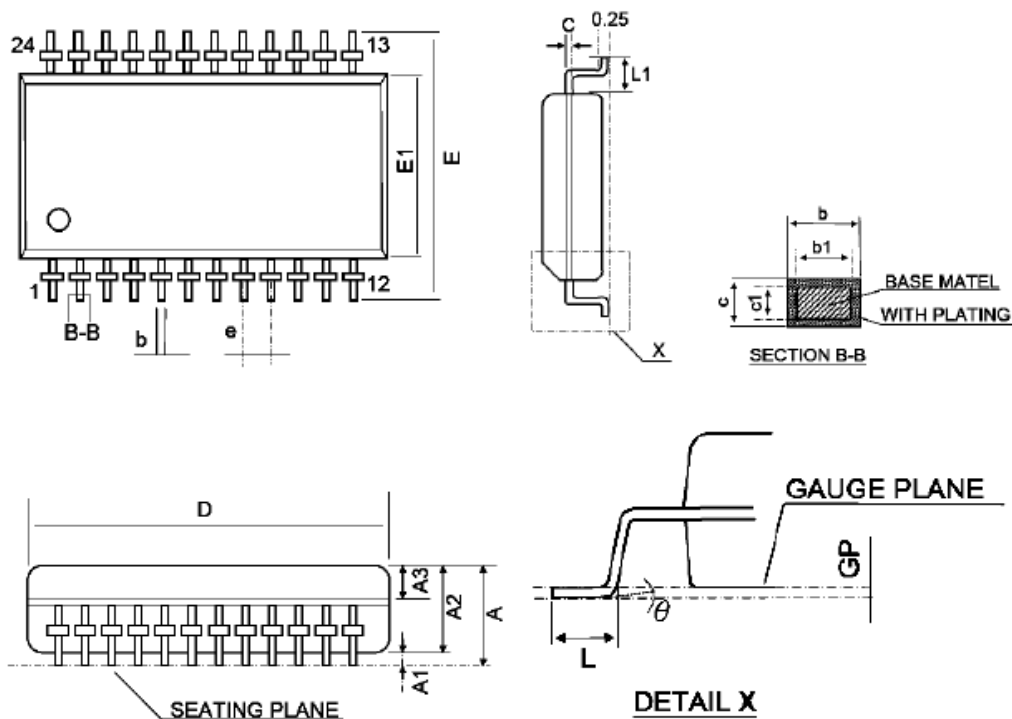
封装尺寸

CYT5024A-SSOP24-0.635mm



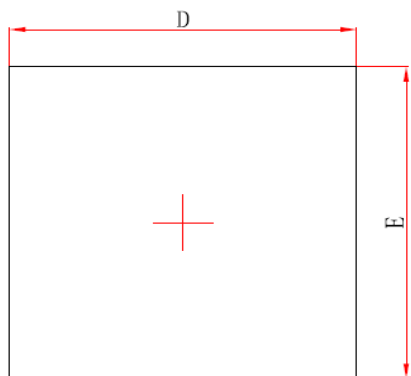
符号	英制/单位 inch		公制/单位 mm	
	最小尺寸	最大尺寸	最小尺寸	最小尺寸
A	0.053	0.069	1.346	1.753
A1	0.004	0.010	0.102	0.254
A2	-	0.059	-	1.499
b	0.008	0.012	0.203	0.305
C	0.007	0.010	0.178	0.254
D	0.337	0.344	8.560	8.738
E	0.228	0.244	5.791	6.198
E1	0.150	0.157	3.810	3.988
e	0.025TYP.		0.635TYP.	
L	0.016	0.050	0.406	1.270
L1	0.041TYP.		1.041TYP.	
⊖	0°	8°	0°	8°

CYT5024B-SSOP24-1mm

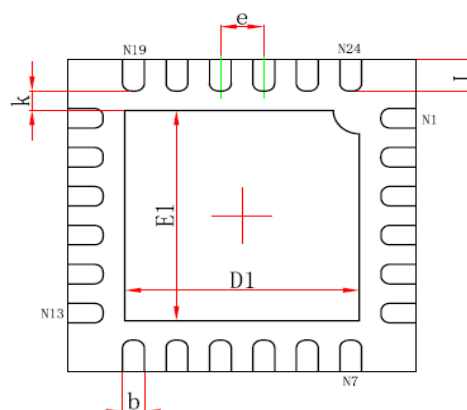


符号	公制/单位mm			英制/单位 inch		
	最小尺寸	典型值	最大尺寸	最小尺寸	典型值	最大尺寸
A	-	-	2.20	-	-	87
A1	0.10	0.20	0.30	4	8	12
A2	1.60	1.80	2.00	63	71	79
A3	0.62	0.82	0.92	24	32	36
b	0.39	-	0.47	15	-	19
b1	0.38	0.40	0.43	15	16	17
c	0.15	-	0.20	6	-	8
c1	0.14	0.15	0.16	5.5	6	6.5
D	12.80	13.00	13.20	504	512	520
E	7.70	7.90	8.10	303	311	319
E1	5.80	6.00	6.20	228	236	244
e	1.00 BSC			39 BSC		
L	0.35	0.45	0.55	14	18	22
L1	0.95 BSC			37 BSC		
θ	0°	-	8°	0°	-	8°

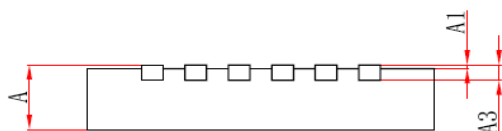
CYT5024C-QFN24-(4*4*0.75mm)



Top View



Bottom View



Side View

符号	公制/单位mm		英制/单位 inch	
	最小尺寸	最大尺寸	最小尺寸	最小尺寸
A	0.700/0.800	0.800/0.900	0.028/0.031	0.031/0.035
A1	0.000	0.050	0.000	0.002
A3	0.203REF.		0.008REF.	
D	3.900	4.100	0.154	0.161
E	3.900	4.100	0.154	0.161
D1	2.600	2.800	0.102	0.110
E1	2.600	2.800	0.102	0.110
k	0.200MIN.		0.008MIN.	
b	0.180	0.300	0.007	0.012
e	0.500TYP.		0.020TYP.	
L	0.300	0.500	0.012	0.020



产品应用声明

1. 深圳市长运通光电技术有限公司保留未来更新产品规格的权利。
2. 产品信息的更新不另外特别通知。
3. 长运通®、CYT®、点彩®是深圳市长运通光电技术有限公司之注册商标，依法受到保护。

技术支持：0755-86169530
客户热线：0755-86169536
深圳市长运通光电技术有限公司
www.szcyt.com